

本書は「提案詳細書」の付録で IMP 基板を設計する参考資料

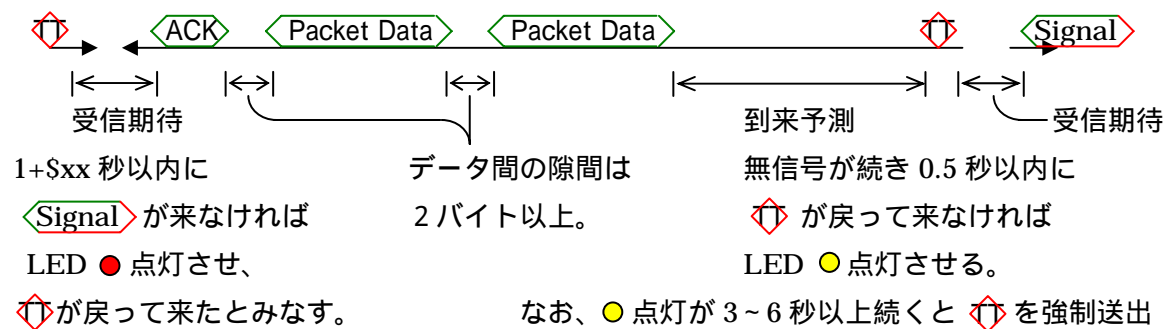
公開日 2007/7/1

ハードウェア動作の概略

試作品(図 2.1.3)では、1 個の伝送端子に 1 個の UART を使用していたが、1 個の UART で 1 つのサブネット内の伝送端子を担う回路にする。

伝送路に流れる信号(図 2.6.4)を「送出信号・受取信号」とし、情報コンセントの入出力データ(図 2.3.1、図 3.3.2)を「送信データ・受信データ」として、マイコン CPU がアクセスできる各メモリに一時記憶し IMP 外部と I/O で接続する。

1 本の伝送路状態を時間軸で示す：◀▶の通過後に信号伝達方向が変わる



IMP の状態遷移(図 2.1.3)における故障発生時の LED 点滅時間を見直し、2 種類の情報コンセントに合わせて、「送出・受取」詳細に記す。

◀▶ 送出は、選択端子(選端)を出力にし送出後、直ちに入力にする。
 ◀▶ 受取は、受取後、受端を出力にし、送出データ無ければ ◀▶ 送信。

◀▶ 送出は、選択端子(選端)を出力にし送出後、直ちに入力にする。
 ◀▶ 受取は、受取後、受端を出力にし、送出データ無ければ ◀▶ ACK 送信。

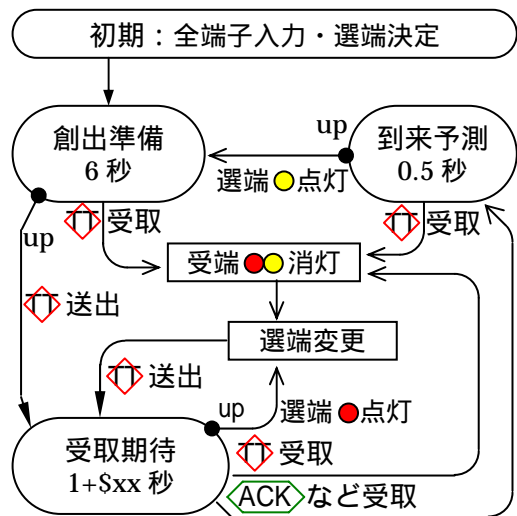
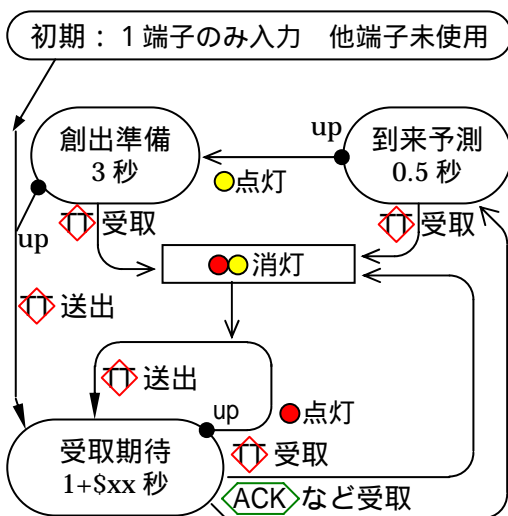
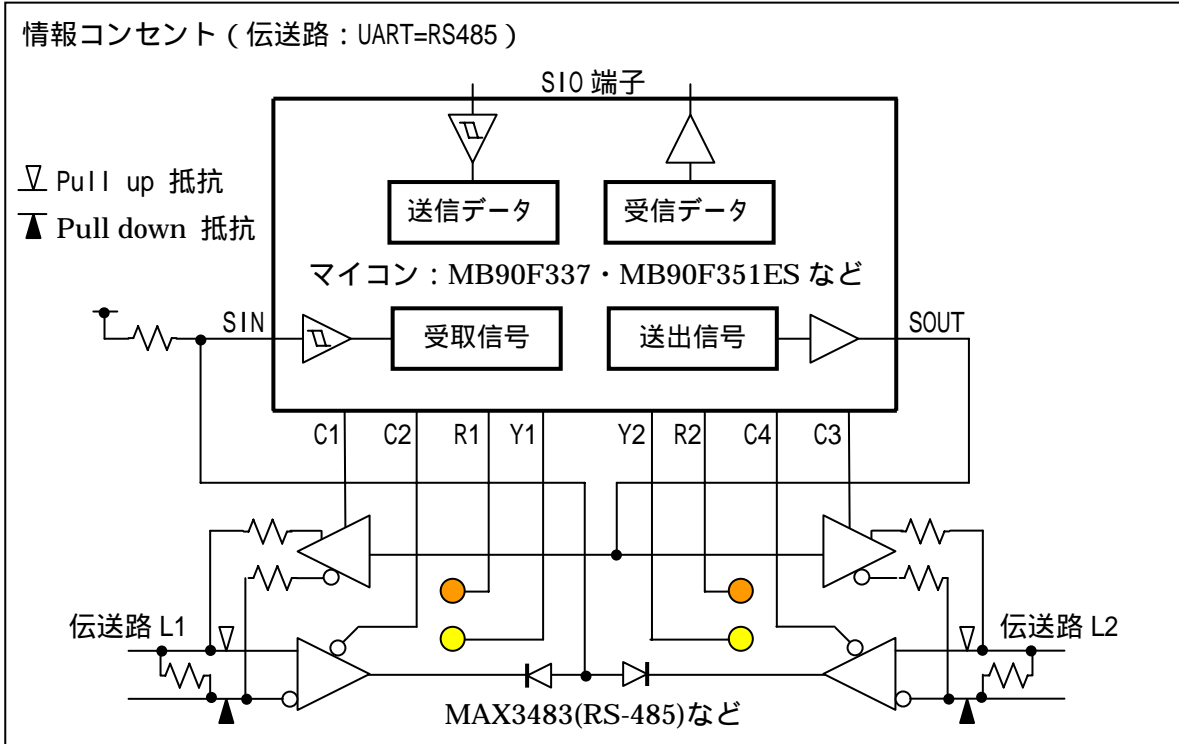


図 2.8.2 A 単数伝送路の状態遷移図

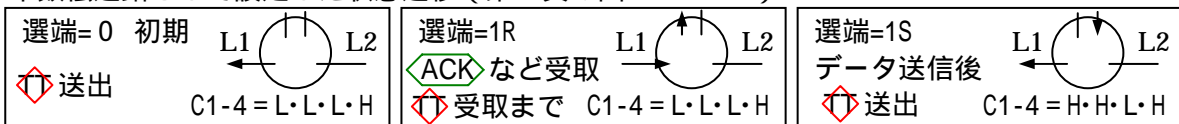
図 2.8.2 B 複数伝送路の状態遷移図



情報コンセントは、アプライアンスの「送信データ・受信データ」を使う。

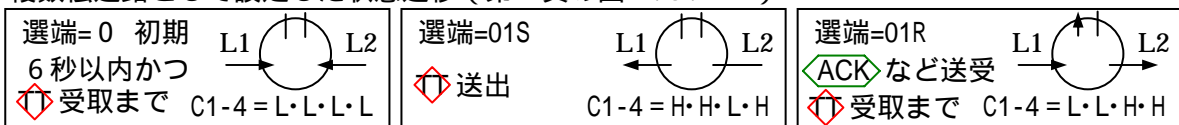
1 伝送端子と 2 伝送端子 (図 2.2.2) に分けられるが同一ハードでユーザ選択が望ましい。

単数伝送路として設定した状態遷移 (第 1 頁の図 2.8.2 A)

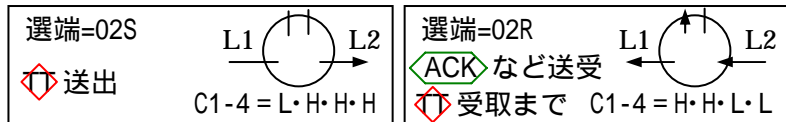


電源投入後に 送出 をすぐに送出。最初の 6 秒間は「データ送信」をしない。

複数伝送路として設定した状態遷移 (第 1 頁の図 2.8.2 B)

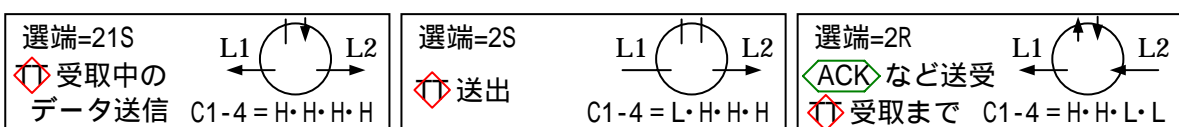
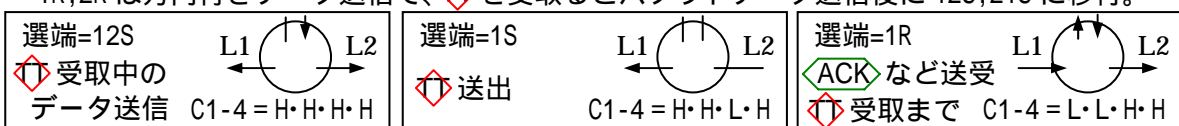


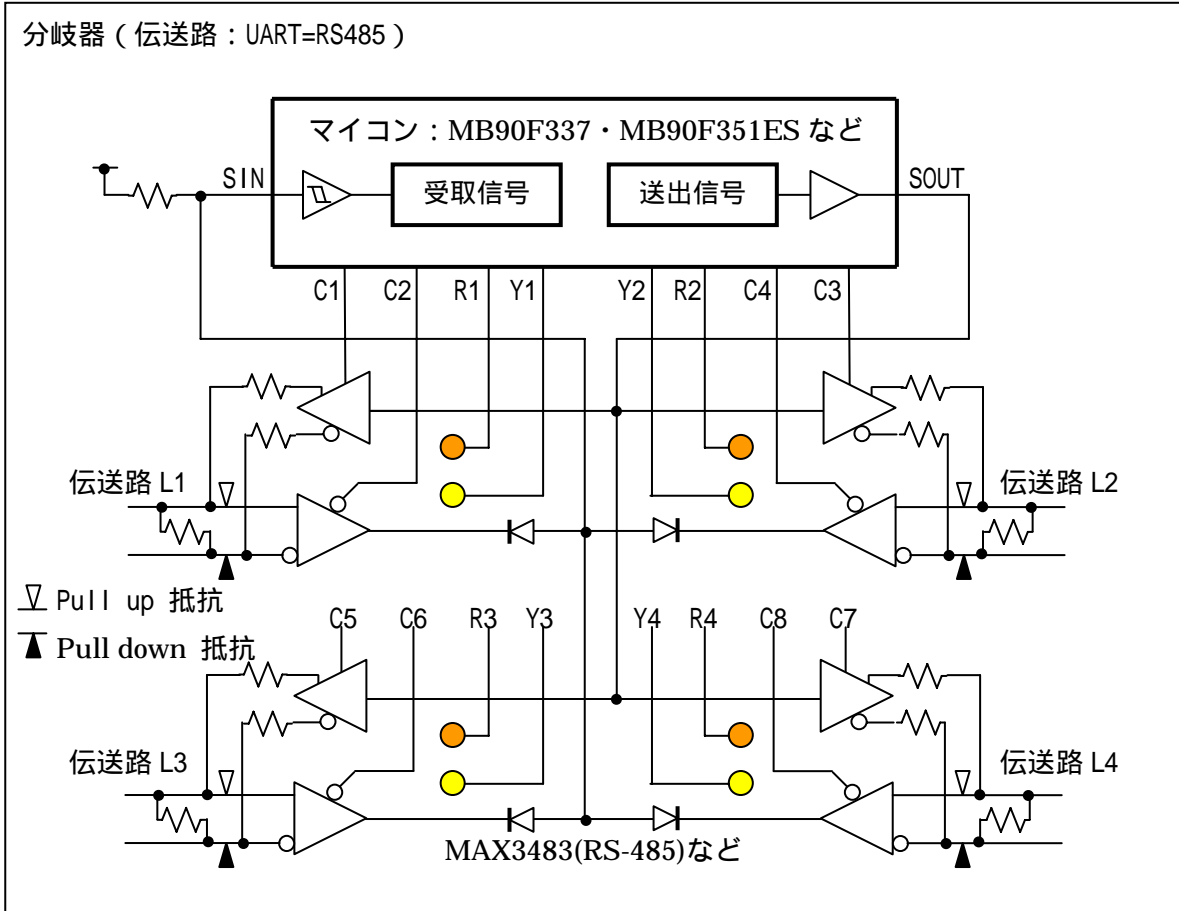
電源投入後 6 秒間は 01R, 02R で
「データ送信」をしない



12S, 21S はブロードキャスト送信で、パケットデータ送信後に 1S, 2S に移行。

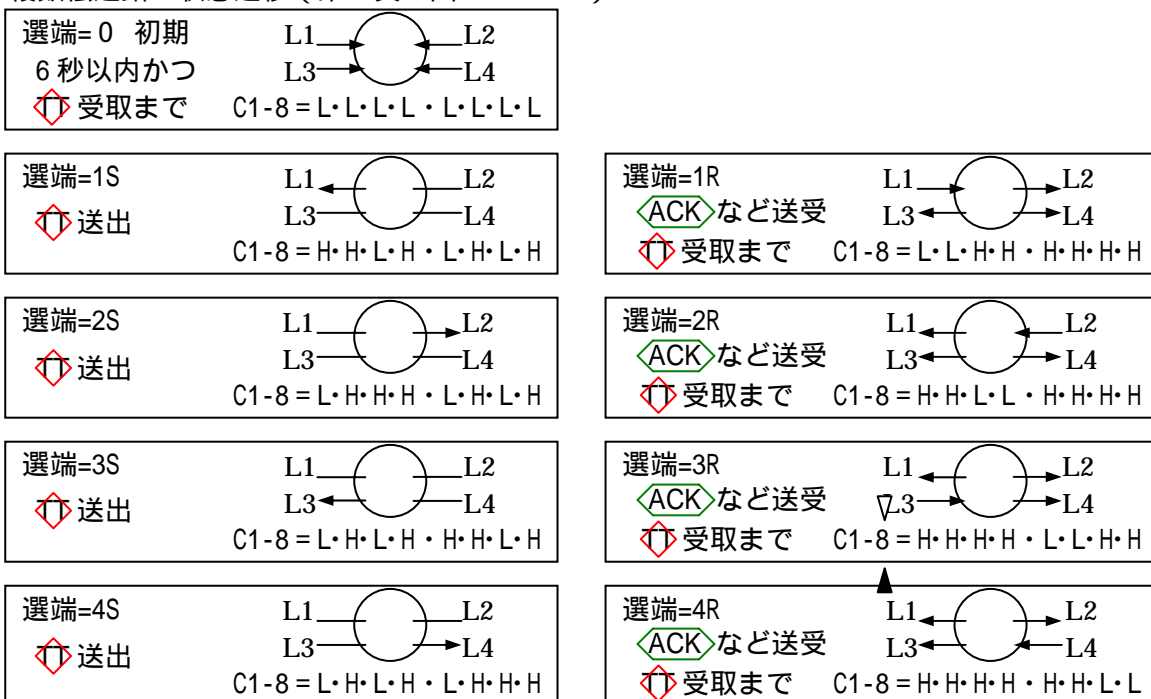
1R, 2R は方向付きデータ送信で、受取るとパケットデータ送信後に 12S, 21S に移行。

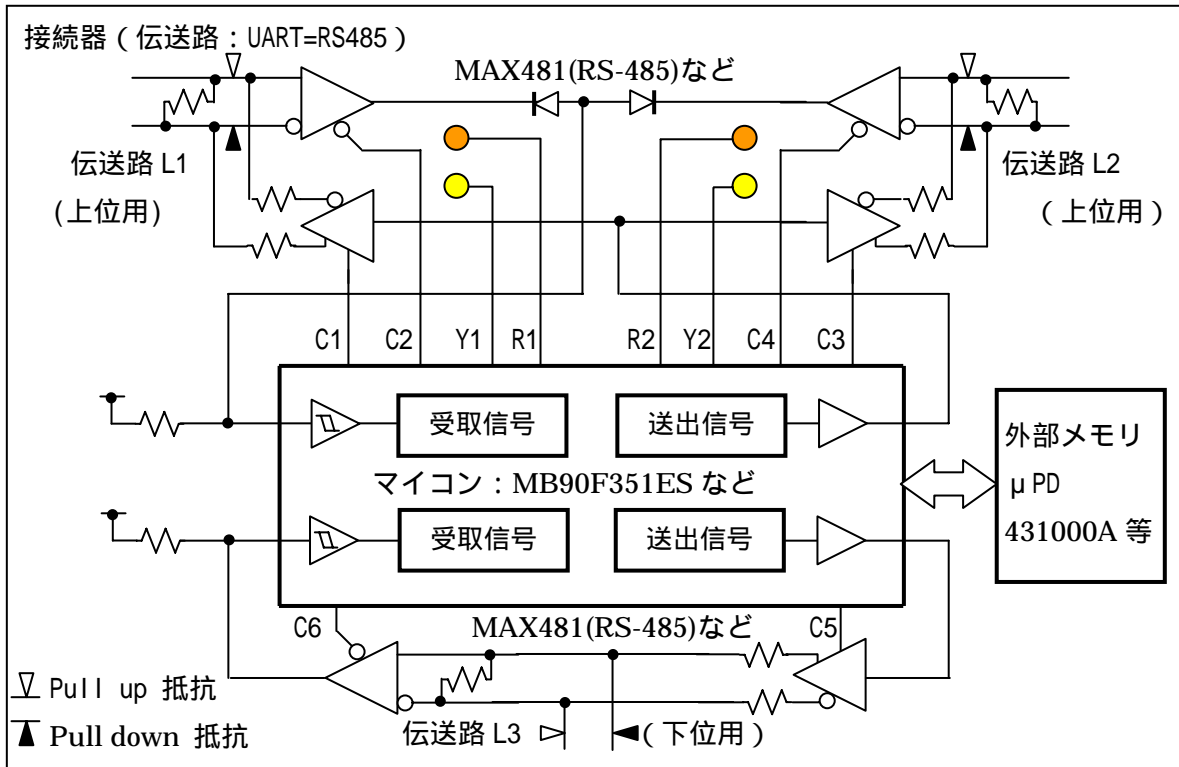




分岐器 (図 2.2.1、図 2.2.2) は「提案 to S E I」で3伝送端子 IMP としたが、ユーザが 2 ~ 4 の伝送端子数を設定できるようにする。なお「送信データ・受信データ」を使わない。

複数伝送路の状態遷移 (第 1 頁の図 2.8.2 A)



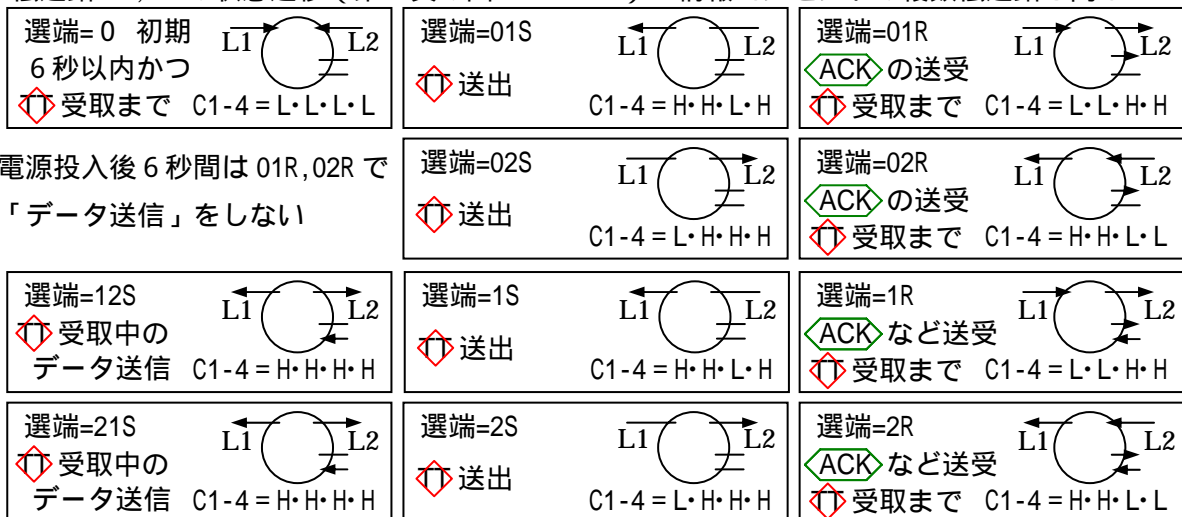


接続器は、上位層と下位層のサブネットを接続し、各伝送路に流れている信号を転送する。

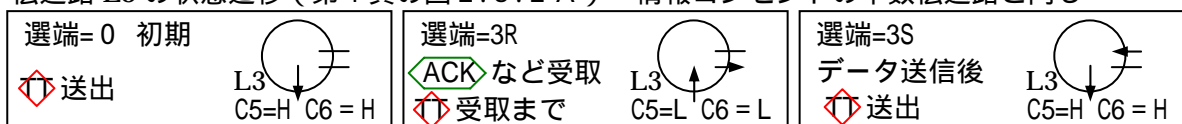
上位層は複数伝送路の状態遷移図(第1頁の図2.8.2 B)を利用し、下位層は単数伝送路の状態遷移図(第1頁の図2.8.2 A)を利用し、異なるトリガトークンの巡回を維持する。

上位層の信号を受信データとしてメモリに蓄積したならば、下位層にアドレス部をシフトさせ送出信号として転送する。(図2.6.1) 同様に、下位層の信号を受信データとしてメモリに蓄積したならば、上位層にアドレス部をシフトさせ送出信号として転送する。(図2.6.1)

伝送路 L1,L2 の状態遷移 (第1頁の図2.8.2 B) 情報コンセントの複数伝送路と同じ



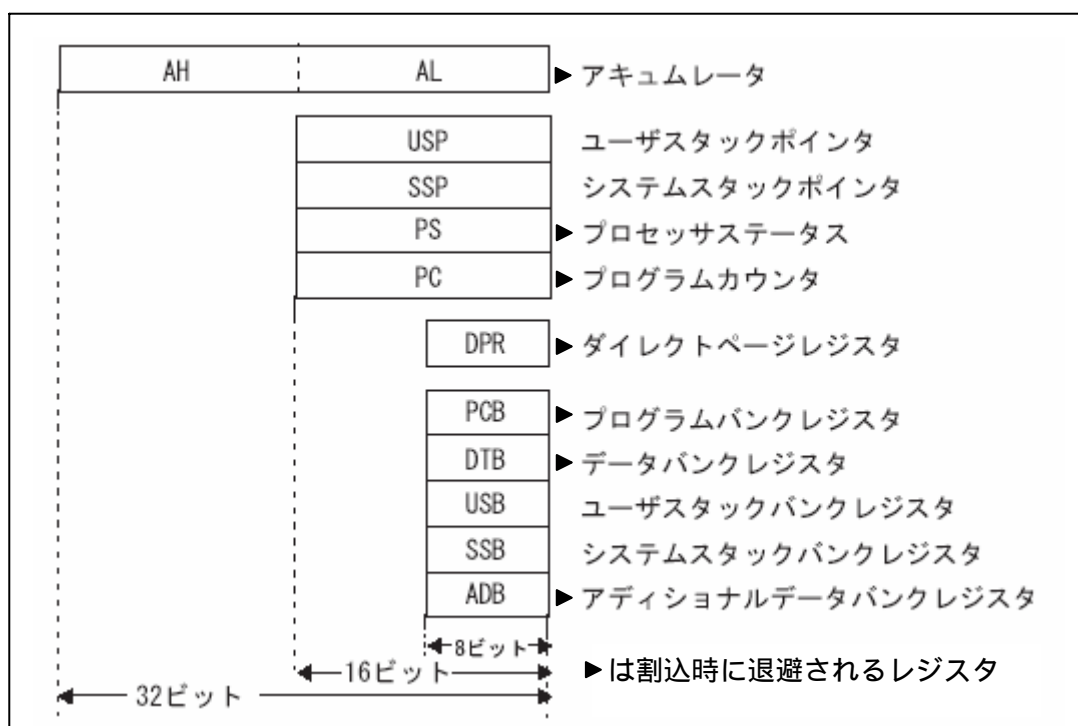
伝送路 L3 の状態遷移 (第1頁の図2.8.2 A) 情報コンセントの単数伝送路と同じ



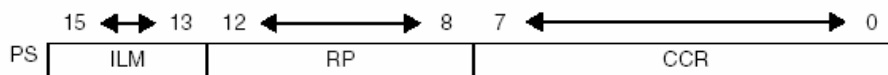
並列処理OSの作成法

マイコンを利用する際に、様々な並列処理の方法があります。試作に使った並列OSを改良した方法を記載します。(参考：CM44-10137-3.pdf <http://jp.fujitsu.com/microelectronics/>)

F²MC-16LXのCPU内部にある専用レジスタの構成 (参考図 2.3-1 p25)



- ・ アキュムレータ(A=AH:AL) : 16 ビット× 2 本のアキュムレータ
(単一の 32 ビットアキュムレータとしても使用可能)
- ・ ユーザスタックポインタ(USP) : ユーザスタック領域を示す 16 ビットのポインタ
- ・ システムスタックポインタ(SSP) : システムスタック領域を示す 16 ビットのポインタ
- ・ プロセッサステータス(PS) : システムの状態を示す 16 ビットのレジスタ

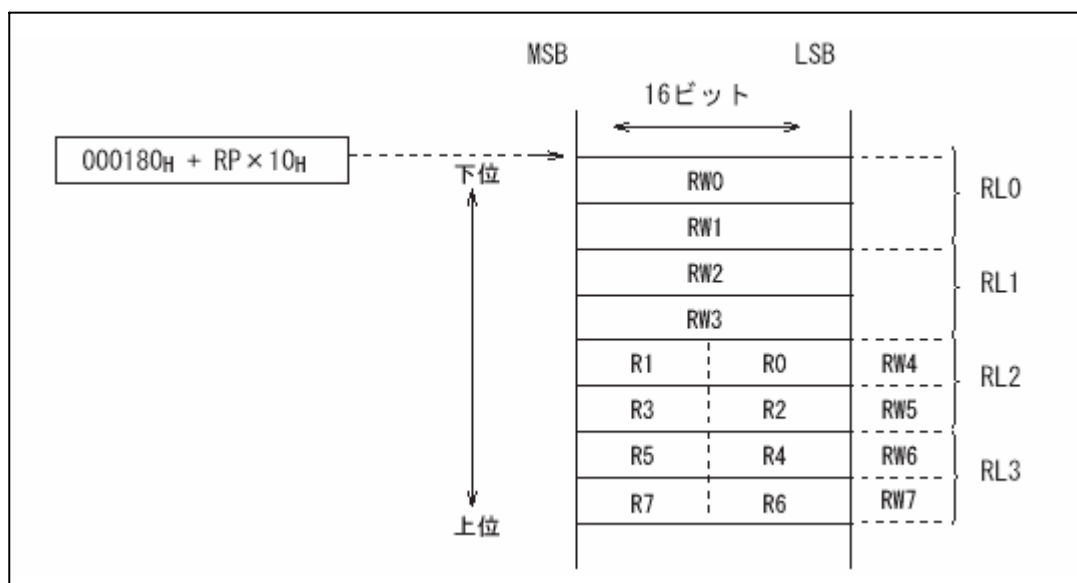


ILM は CPU の割込みマスクのレベルを示し, CCR はビット単位の処理フラグです。

RP は汎用レジスタとして利用するメモリの先頭を示し, バンク数 32 になります

- ・ プログラムカウンタ(PC) : プログラムのアドレスを保持している 16 ビットのレジスタ
- ・ プログラムバンクレジスタ(PCB) : PC 空間を示す 8 ビットのレジスタ
- ・ データバンクレジスタ(DTB) : DT 空間を示す 8 ビットのレジスタ
- ・ ユーザスタックバンクレジスタ(USB) : ユーザスタック空間を示す 8 ビットのレジスタ
- ・ システムスタックバンクレジスタ(SSB) : システムスタック空間を示す 8 ビットのレジスタ
- ・ アディショナルデータバンクレジスタ(ADB) : AD 空間を示す 8 ビットのレジスタ
- ・ ダイレクトページレジスタ(DPR) : ダイレクトページを示す 8 ビットのレジスタ

F²MC-16LXのRAMにある汎用レジスタの構成（参考図 2.3-2 p25）

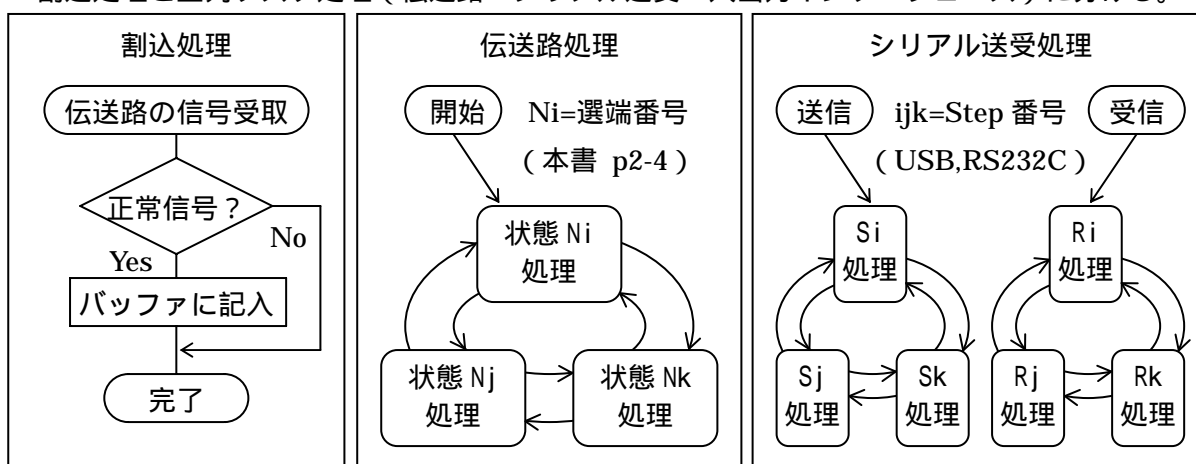


主記憶のアドレス 000180H ~ 00037FH(最大構成) に存在し、レジスタバンクポインタ(RP)によって、アドレスのどの部分が現在レジスタバンクとして使用されているかを指定します。各バンクには、次に示す 3 種類の汎用レジスタが存在します。

- ・ R0 ~ R7: 8 ビット：各種命令のオペランドとして使用
- ・ RW0 ~ RW7: 16 ビット：ポインタまたは各種命令のオペランドとして使用
- ・ RL0 ~ RL3: 32 ビット：ロングポインタまたは各種命令のオペランドとして使用

本件の並列処理：情報コンセント（図 3.3.1）の場合

割込処理と並列タスク処理（伝送路・シリアル送受・入出力インターフェース）に分ける。

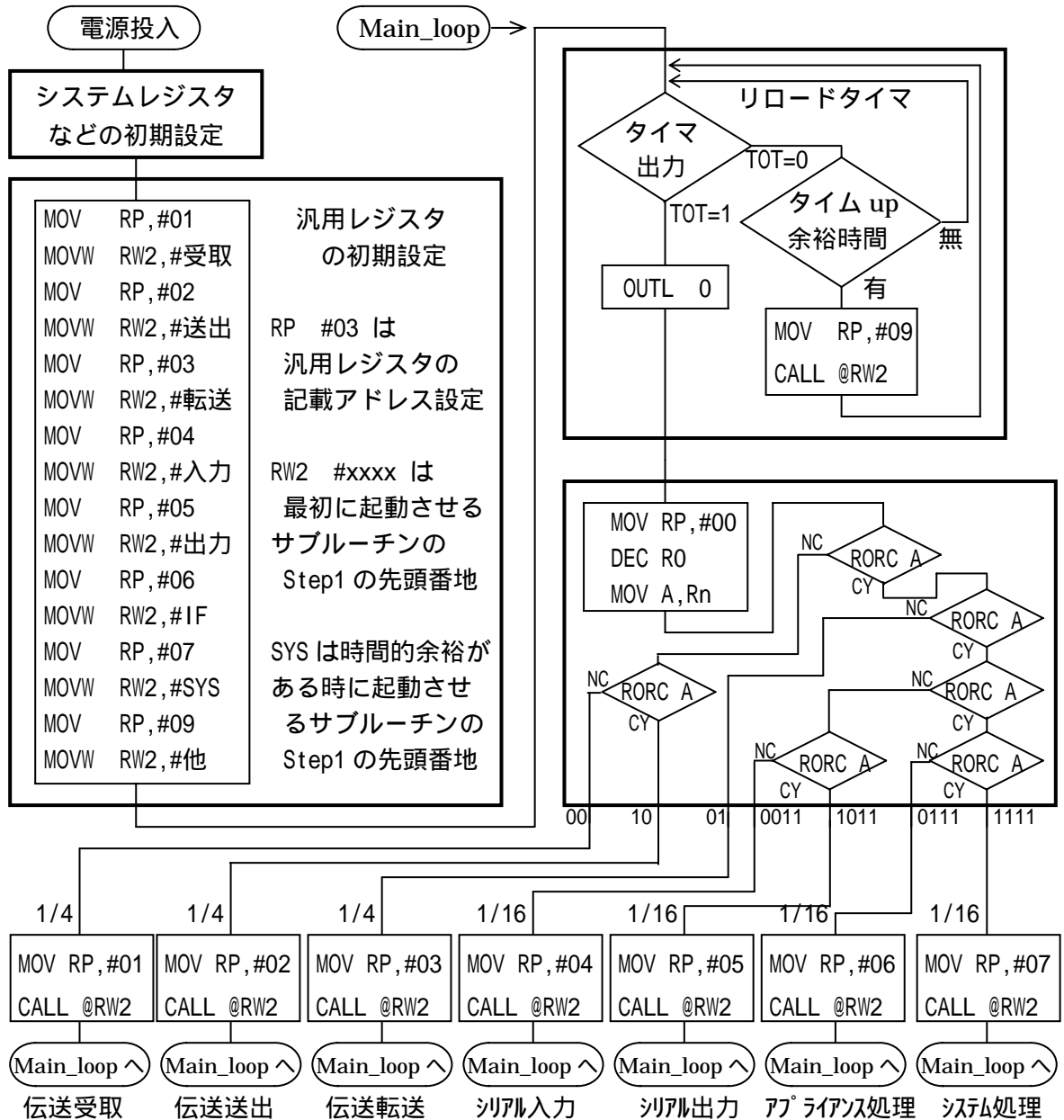


情報コンセントの並列タスク処理は、高速伝送路・中速送受データ・低速入出力の 7 つが必要です。

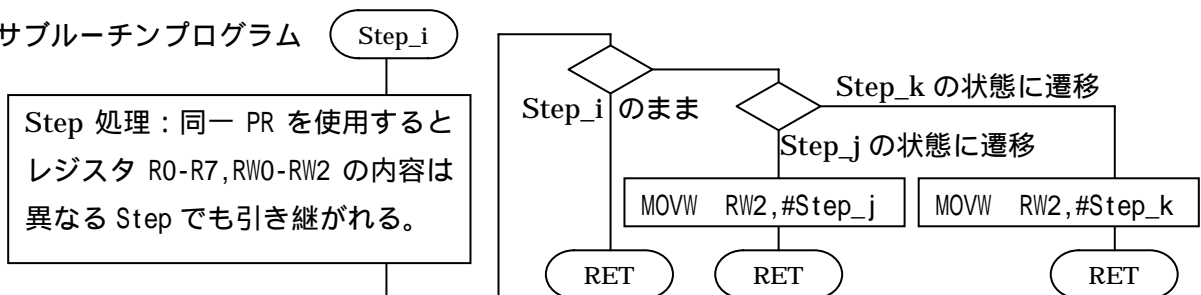


並列処理の実施 O S

リロードタイマの出力は TOT で、タイムアップ時に TOT が反転します。よって、各サブルーチン呼び出す時に、OUTL 0 にて TOT を強制して 0 にすることで、一定時間ごと Main_loop を通過できるようになります。なお、一定時間は伝送路の 1 バイト転送時間の 6 倍程度にします。

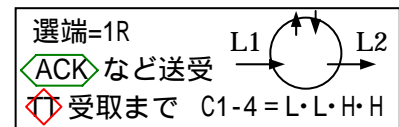


サブルーチンプログラム



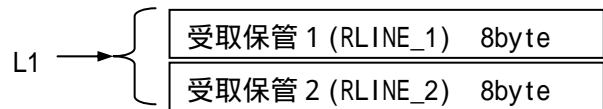
IMPのメモリマップ - 1

IMPにおけるデータ転送は、伝送路に流れている信号を抜くことなく捕獲し、伝送路に流れている信号に空隙が生じたときにデータ送信するために、右上図の動作に必要なメモリに名称を付け記載します。



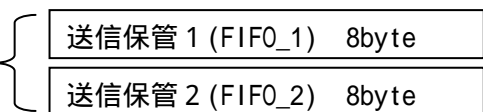
X1 : L1 信号を RLINE バッファに記入

<Packet> が変わるとバッファを変更
(2 byte 以上の間隙が開いたとき)



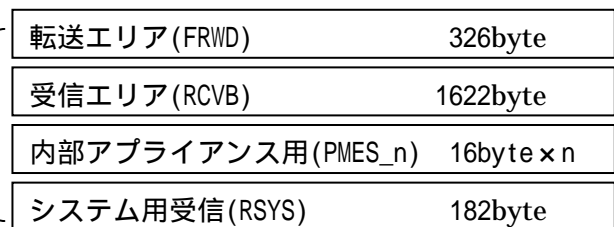
X2 : 情報コンセントに接続するアプライアンスの送信データを FIFO バッファに記入

<Packet> が変わるとバッファを変更
(1 秒以上の間隙が開いたとき) シリアル
が変わるとバッファを変えます

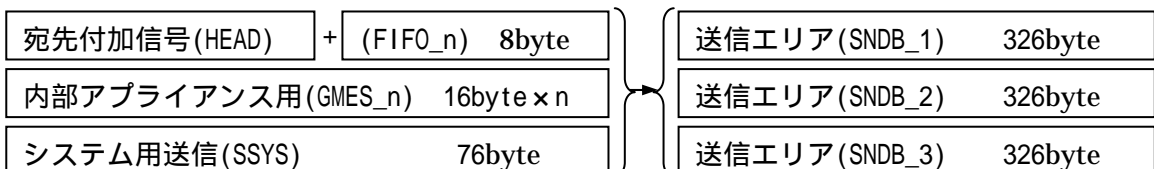


M1 : 受取バッファ内容をメモリエリアに保管

(RLINE_n) 8byte
<Packet> の 1byte は保管せず処理
先頭 FC 値が規定外ならノイズとみなす
なお、先頭 FC の 7,6bit に受信端子番号(L1,L2)を記入して保管すること。

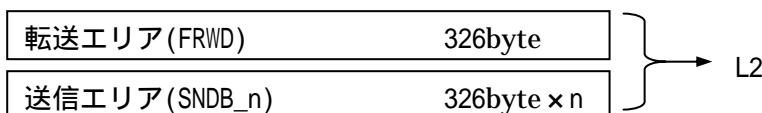


M2 : 送信エリアに保管 (SNDB_1 ~ 3 は、L1 へ送出用・L2 へ送出用・全端子へ送出用)



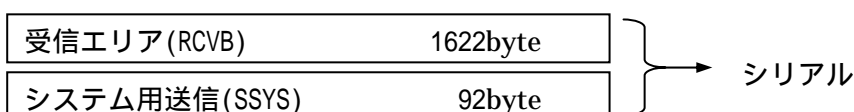
HEAD はアプライアンスの生の送信データを <Packet> にするために付加する。

Y1 : メモリエリアの内容を送出保管バッファに記入して、伝送路に送出する



<Packet> の保有時は、(SNDB_3)の 1 個を (SLINE) に転送・送出後に <Packet> 送出
<Packet> の送出後、選択端子を切替し送出方向の (SNDB_1) 又は (SNDB_2) が空欄なら <Packet> 送出。

Y2 : データを受信転送保管バッファに記入して、シリアル通信で外部アプライアンスに転送



RCVB の <Packet> から HEAD を消去する設定ならば生データのみ転送

備考 : SSYS,RSYS は合成アドレスを作成するための ID・HEAD や IMP 設定状況の送受用

IMPのメモリマップ - 2

情報コンセントを実現させる RAM アドレスマップを示します。

10FF-10C0	スタックエリア	64byte	CPU が利用	1 割込で 12byte 使用	
10BF-1064	システム用送信(SSYS)	80byte+2+FAT10= 92byte	IMP 基板関係の送受信		
1063-0FAE	システム用受信(RSYS)	160byte+2+FAT20=182byte	FAT でフレーム塊を把握		
0FAD-0958	受信エリア(RCVB)	1440byte+2+FAT180 =1622byte	アプライアンスより 伝送路の伝送速度が早いとき、輻輳を回避のためエリアを大きくする		
0957-0812	転送エリア(FRWD)	288byte+2+FAT36= 326byte	伝送路間の転送データ		
0811-06CC	送信エリア(SNDB_3)	288byte+2+FAT36= 326byte	アプライアンスから実		
06CA-0586	送信エリア(SNDB_2)	288byte+2+FAT36= 326byte	質 256byte 生データを		
0585-0440	送信エリア(SNDB_1)	288byte+2+FAT36= 326byte	送信する方向別エリア		
043F-0430	内部アプライアンス用(GMES_2_SW2)	16byte	スイッチが押されたら		
042F-0420	内部アプライアンス用(PMES_SW2)	16byte	最大 2ヶ所に送信		
041F-0410	内部アプライアンス用(GMES_1_SW2)	16byte	返送データにより LED 点灯		
040F-0400	予備利用場所 2	16byte			
03FF-03F0	アプライアンス宛先付加信号(HEAD)	16byte	生データに付加する HEAD		
03EF-03E0	予備利用場所 1	16byte			
03DF-03D0	内部アプライアンス用(GMES_RY)	16byte	リレー動作させる受信データ		
03CF-03C0	内部アプライアンス用(PMES_RY)	16byte	送信元に返送する送信データ		
03BF-03B0	内部アプライアンス用(GMES_2_SW1)	16byte	スイッチが押されたら		
03AF-03A0	内部アプライアンス用(PMES_SW1)	16byte	最大 2ヶ所に送信		
039F-0390	内部アプライアンス用(GMES_1_SW1)	16byte	返送データにより LED 点灯		
038F-0380	P/S_ARR 2byte	P/S_RY 2byte	P/S_SW2 2byte	P/S_SW1 2byte	Pass/Stop 設定
037F-0378	システム利用場所 2	8byte	基板 DIP-SW などの整理場所		
0377-0370	受取バッファ 2 (RLINE_2)	8byte	RAM アドレスの第 3bit=0		
036F-0368	システム利用場所 1	8byte	基板 DIP-SW などの整理場所		
0367-0360	受取バッファ 1 (RLINE_1)	8byte	RAM アドレスの第 3bit=0		
035F-0358	AD_ARR 2byte	AD_RY 2byte	AD_SW2 2byte	AD_SW1 2byte	合成アドレス
0357-0350	送信バッファ 2 (FIFO_2)	8byte	RAM アドレスの第 3bit=0		
034F-0348	ID_IMP2 2byte	ID_IMP1 2byte	ID_APR2 2byte	ID_APR1 2byte	各種 I D 値
0347-0340	送信バッファ 1 (FIFO_1)	8byte	RAM アドレスの第 3bit=0		
033F-0180	汎用レジスタ	16byte × 28(RP 個数)	RP 数を 4 個分制限したレジスタ		
017F-0000	I/O 領域など	384byte	マイコンのハード構成		

外部データの記載バッファに関するフロー

INPUT8: ;バッファ 8 byte に記入 I/O の外部データを 2 個のバッファに記入
 Exit V;エラー NZ,NC=HI;一連データの先頭 AL(取込 8-15bit + FC 部変換 1byte)
 NZ,C;取込データ無し Z,NC;1byte 取込 Z,C;2byte(AH AL)
 READ8: ;バッファから読出し RLINE_1,2 または FIFO_1,2 からデータを读出
 Exit N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)

上記の処理に用いるエリアやレジスタ

BUF2: [データを一時記憶するエリア] 8byte BUF2=BUF1+0010H

BUF1: [データを一時記憶するエリア] 8byte

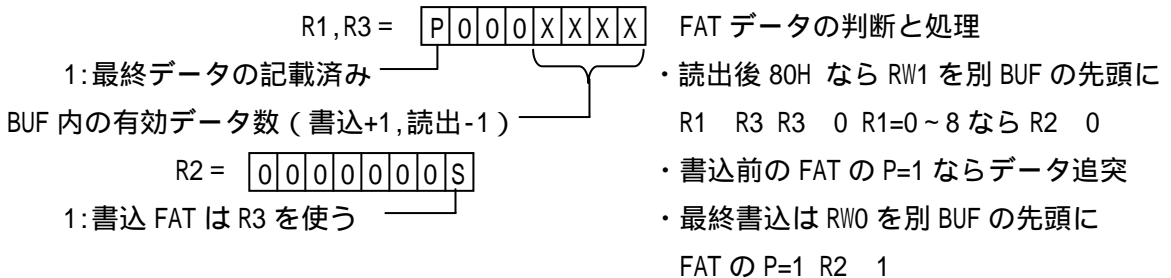
使用レジスタ RP=10(RLINE バッファに記入) RP=11(FIFO バッファに記入)

RW0 データ書込番地 R1 読・書で使用する FAT R0 切目検出カウント初期値

RW1 データ読出番地 R3 書込専用の FAT R2 書込 FAT の R1/R3 を選択

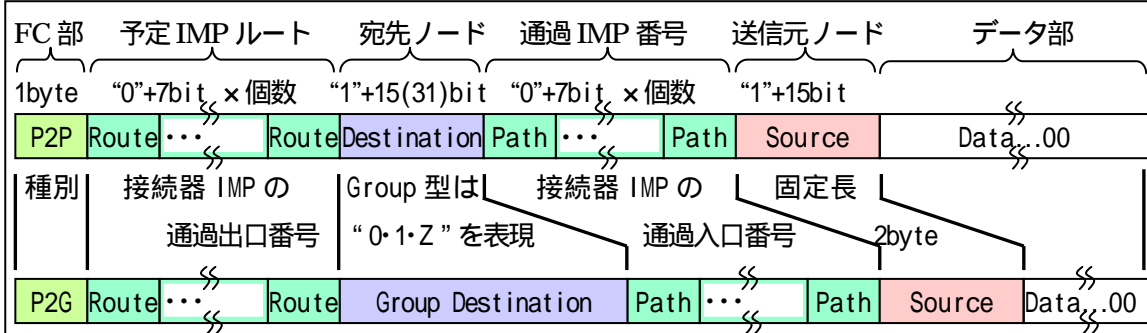
RW2 割込で得た第 1byte R5 変換表の上部アドレス R4 変換表の下部 / 切目カウント

RW3 割込で得た第 2byte RW7 Program 先頭ラベル / データの一時保管にも利用



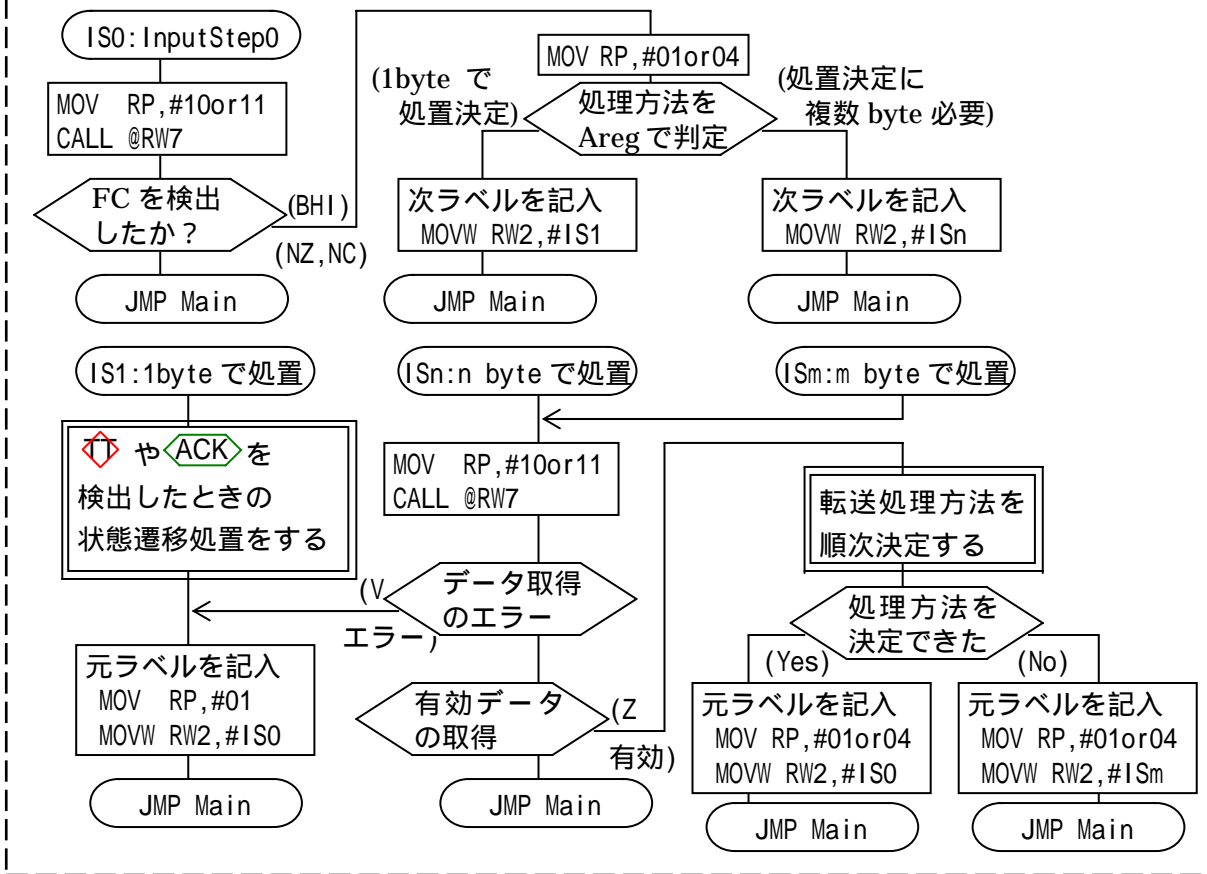
右表は ROM に記載された 256byte の変換表で、[R5 x 100H + 取込 1byte データ] をアドレスとして、データを変換する。
 下表は伝送路に流れるフレームであり FC 部で全体のフォーマットが決まる。
 よって、右表は適切な転送処理方法を記載しておく。

		上位 (第 7-4bit の値)											
		0	1	2	3	4	5	6	7	...	D	E	F
下	1	プログラム ROM 内に記載した											
位	2	FC 部 1byte の変換処理表											
の	.												
値	.	00~7FH 切目までバッファに未記入											
F		80~FFH 切目までバッファに記入											



伝送路上のデータフォーマット 上記以外は FC 部が Trigger-Token や ACK の 1byte

伝送受取 (RP=01) のサブルーチンプログラムの構成、シリアル入力 (RP=04) は参考例

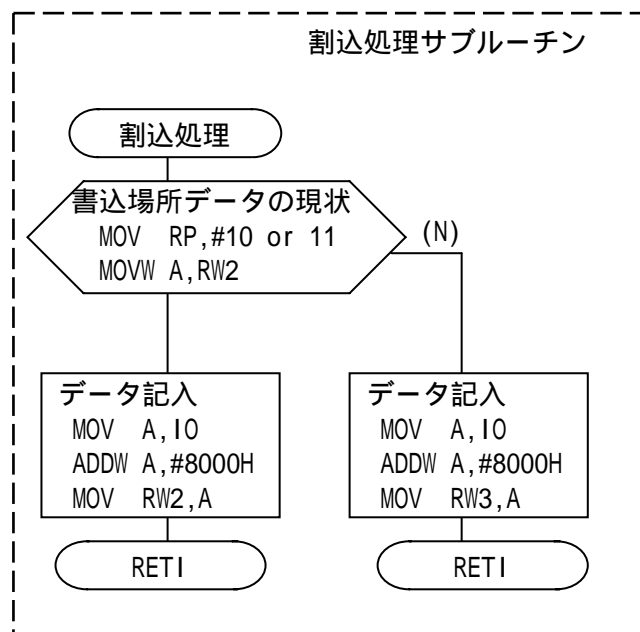
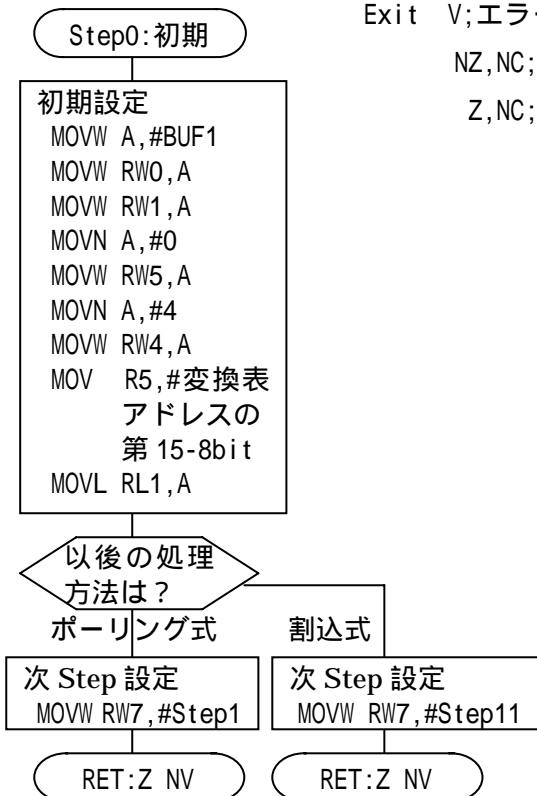


INPUT8: ;バッファ 8 byte に記入 I/O の外部データを 2 個のバッファに記入

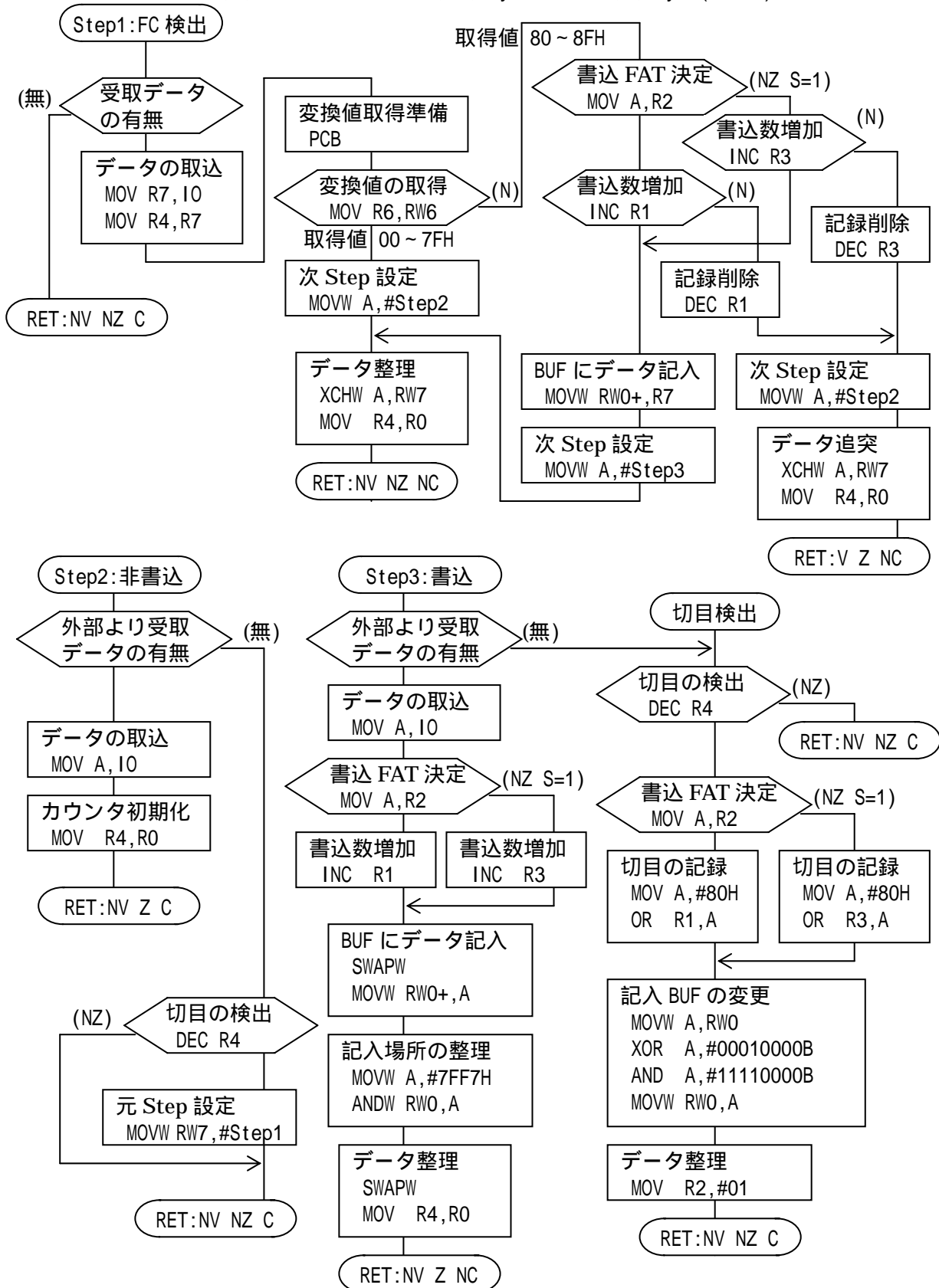
Exit V;エラー NZ,C;取込データ無し

NZ,NC;一連データの先頭 A(取込 8-15bit + FC 部変換 1byte)

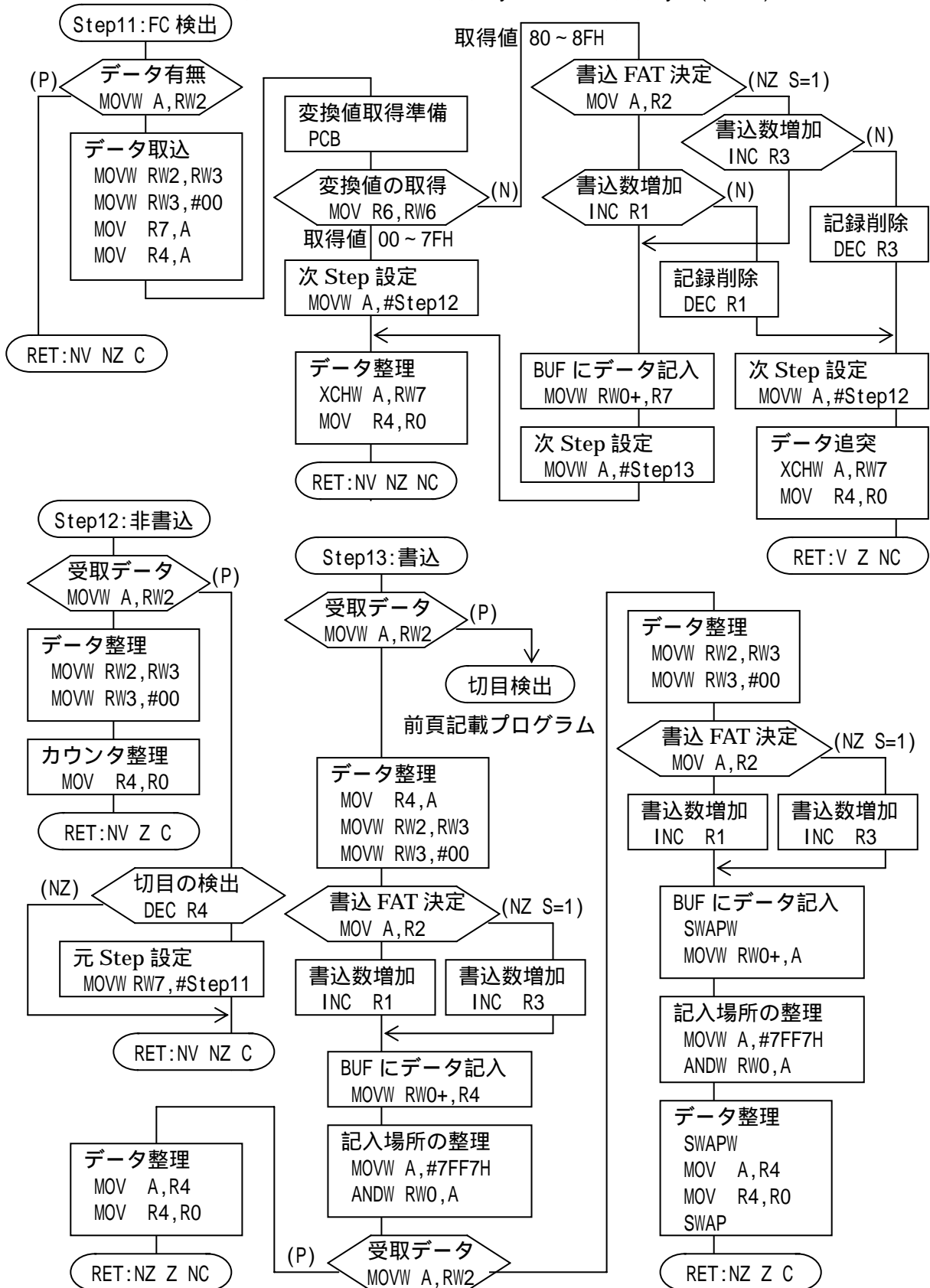
Z,NC;1byte 取込 Z,C;2byte(AH AL)



INPUT8: (ポーリング式) ; バッファ 8 byte に記入 I/O の外部データを 2 個のバッファに記入
 Exit V; エラー NZ, NC=HI; 一連データの先頭 AL(取込 8-15bit + FC 部変換 1byte)
 NZ, C; 取込データ無し Z, NC; 1byte 取込 Z, C; 2byte(AH AL)



INPUT8: (割込式) ;バッファ 8 byte に記入 I/O の外部データを 2 個のバッファに記入
 Exit V;エラー NZ,NC=HI;一連データの先頭 AL(取込 8-15bit + FC 部変換 1byte)
 NZ,C;取込データ無し Z,NC;1byte 取込 Z,C;2byte(AH AL)

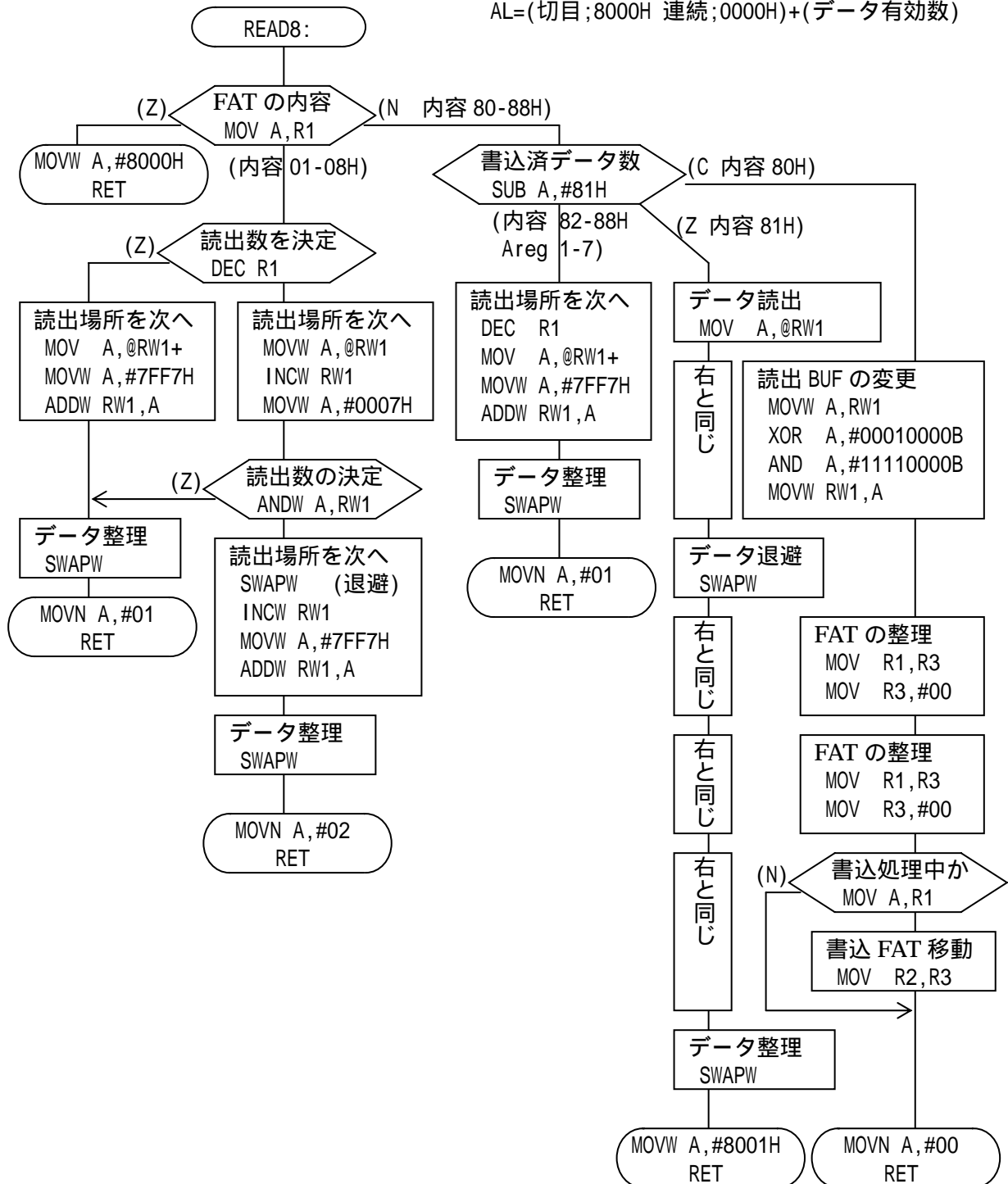


READ8: ;バッファから読み出し

RLINE_1,2またはFIFO_1,2からデータを読み出す

Exit Nフラグ=1;切目 AH=データ

AL=(切目;8000H 連続;0000H)+(データ有効数)



BIOS を作成するフロー (1)

WRIT: ;エリアに書き込み 一連の送受信データなどをエリアに書き込む
 Ent N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)
 READ: ;エリアから読み出し 一連の送受信データなどをエリアから読み出す
 Exit N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)

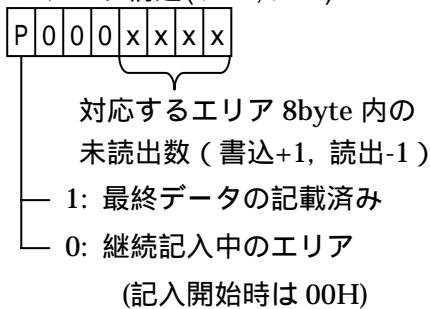
上記の処理に用いるエリアやレジスタ

FAT: [エリアを 8byte 単位にした記入状況] エリアのバイト数 ÷ 8
 記録: [書込オーバー記録 1byte] 読出が遅くデータの書込み場所が不足したとき 1 増加
 [余剰記録 1byte] 1byte しか余裕がないのに誤って 2byte 記入の場合の保護用
 AREA: [データを一時記憶するエリア] FAT 数 × 8

使用レジスタ RP=13(SSYS) RP=14(RSYS) RP=15(RCVB) RP=16(FRWD)
 RP=17(SNDB_1) RP=18(SNDB_2) RP=19(SNDB_3)

A 0-7bit= 1byte 目のデータ A 8-15bit= 2byte 目のデータ
 RW0 データ書込番地 R1 書込 FAT 残数 R0 FAT の総数
 RW1 データ読出番地 R3 読出 FAT 残数 R2 FAT 内の書込残数
 RW2 書込中の FAT 番地 RW6 FAT の先頭番地
 RW3 読出中の FAT 番地 RW7 AREA の先頭番地

FAT のデータ構造 (@RW2, @RW3)

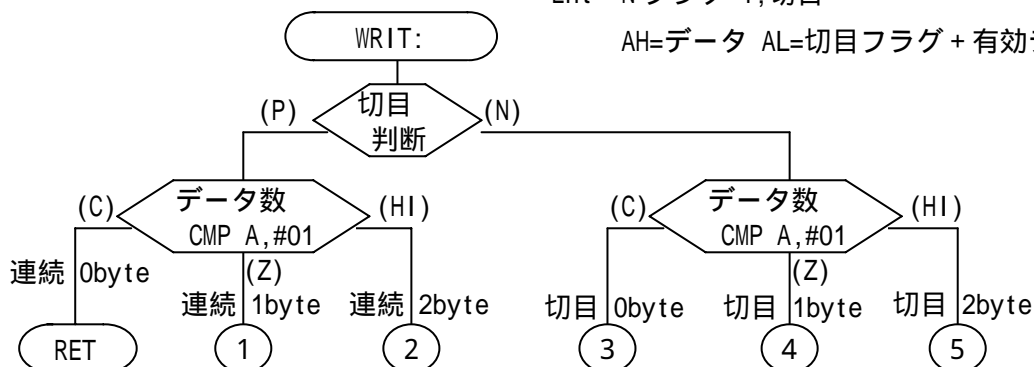


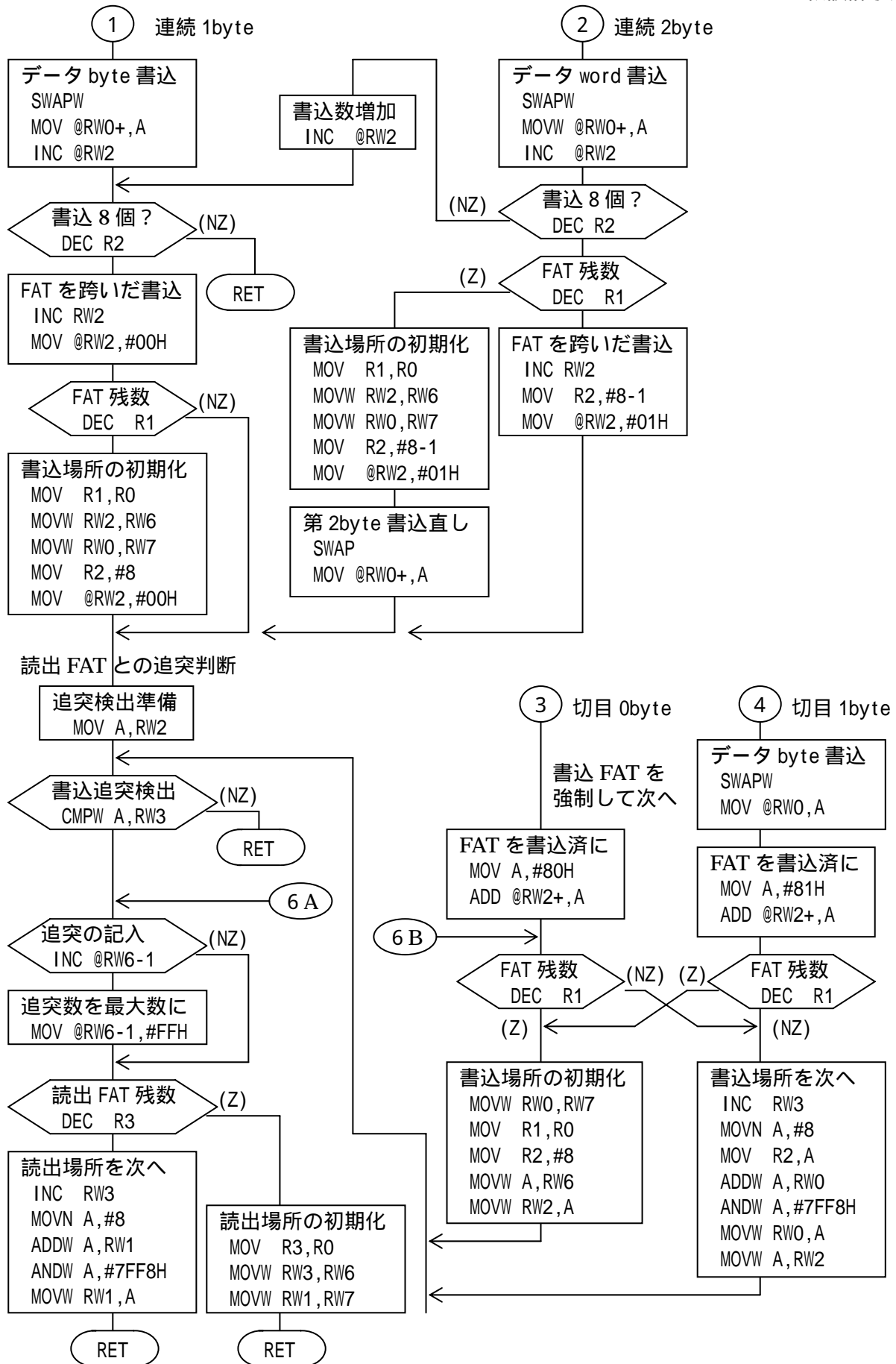
FAT データの判断と処理

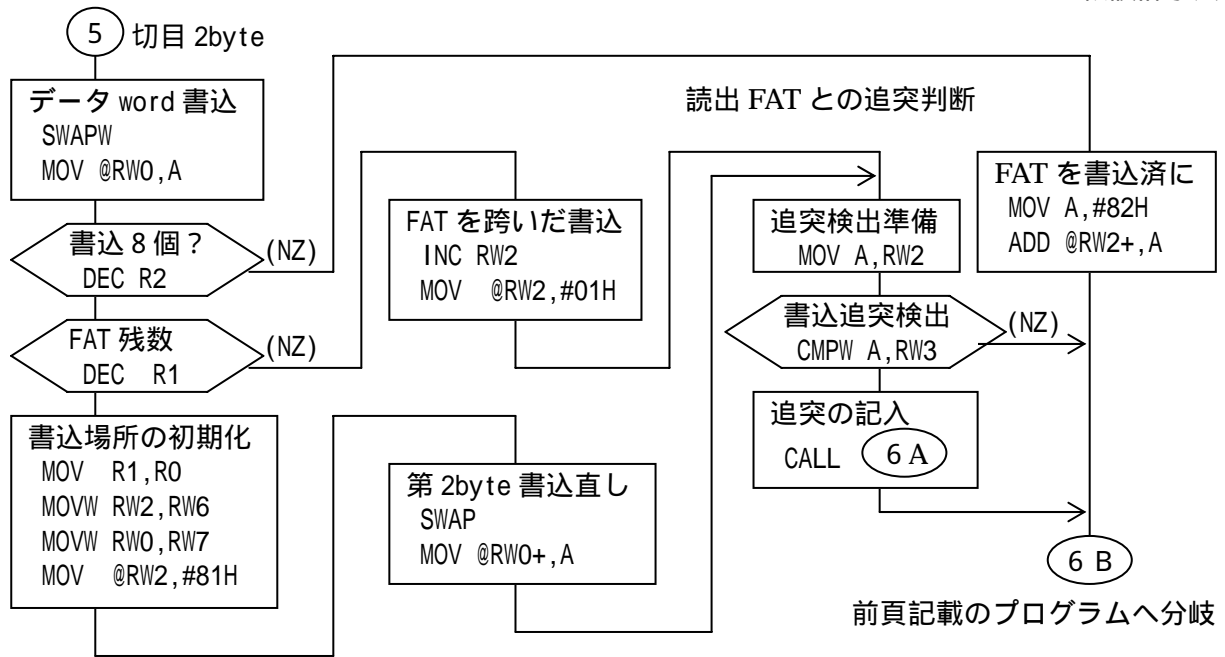
読出後 80H なら最終データとし読出 FAT を次にする
 読出後 00H で RW2 RW3 なら読出 FAT を次にする
 R3 の FAT 内書込数の初期値を 8 とし、
 書込ごとに減じ 0 になれば書込 FAT を次にする
 但し、最終データを書込したら、
 第 7bit を 1 にし書込 FAT を次にする

WRIT: ;エリアに書き込み 一連の送受信データなどをエリアに書き込む

Ent N フラグ=1;切目
 AH=データ AL=切目フラグ + 有効データ数

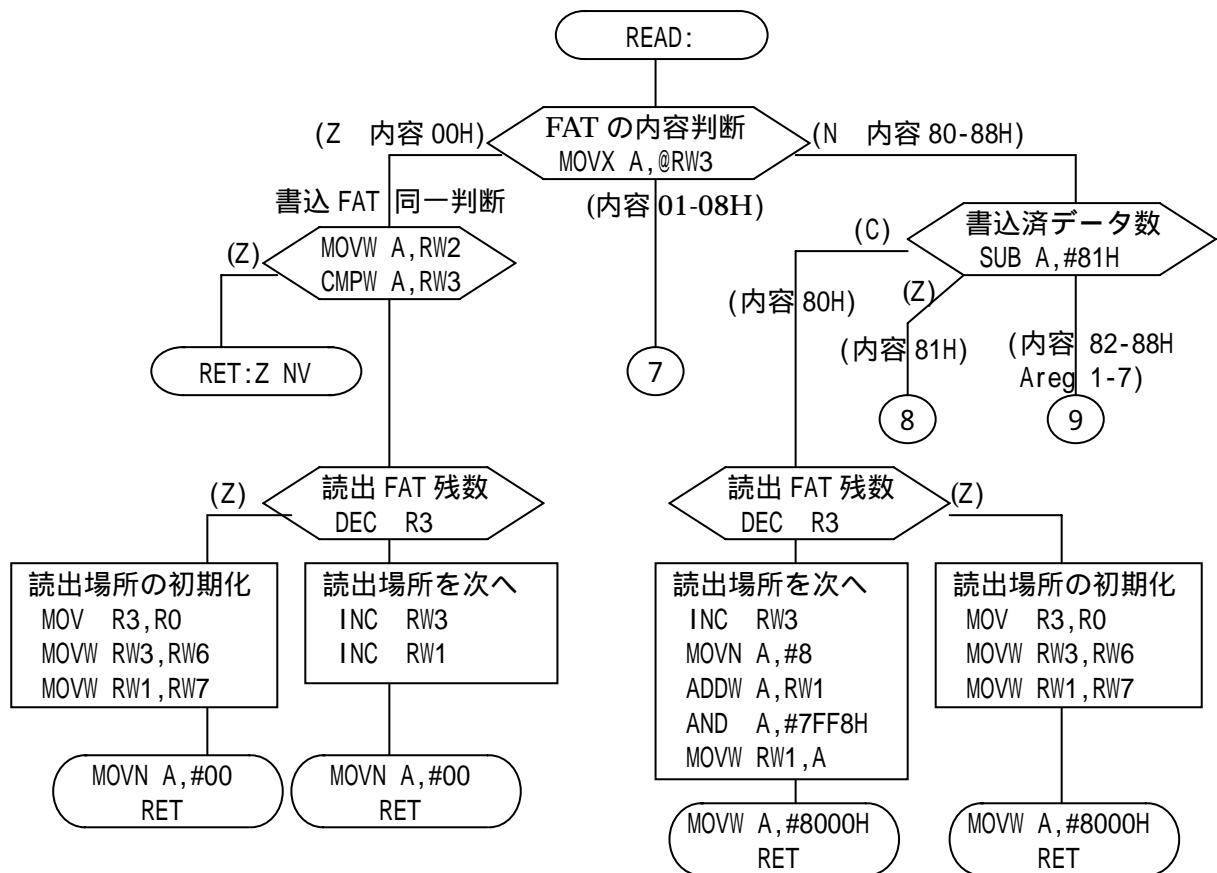


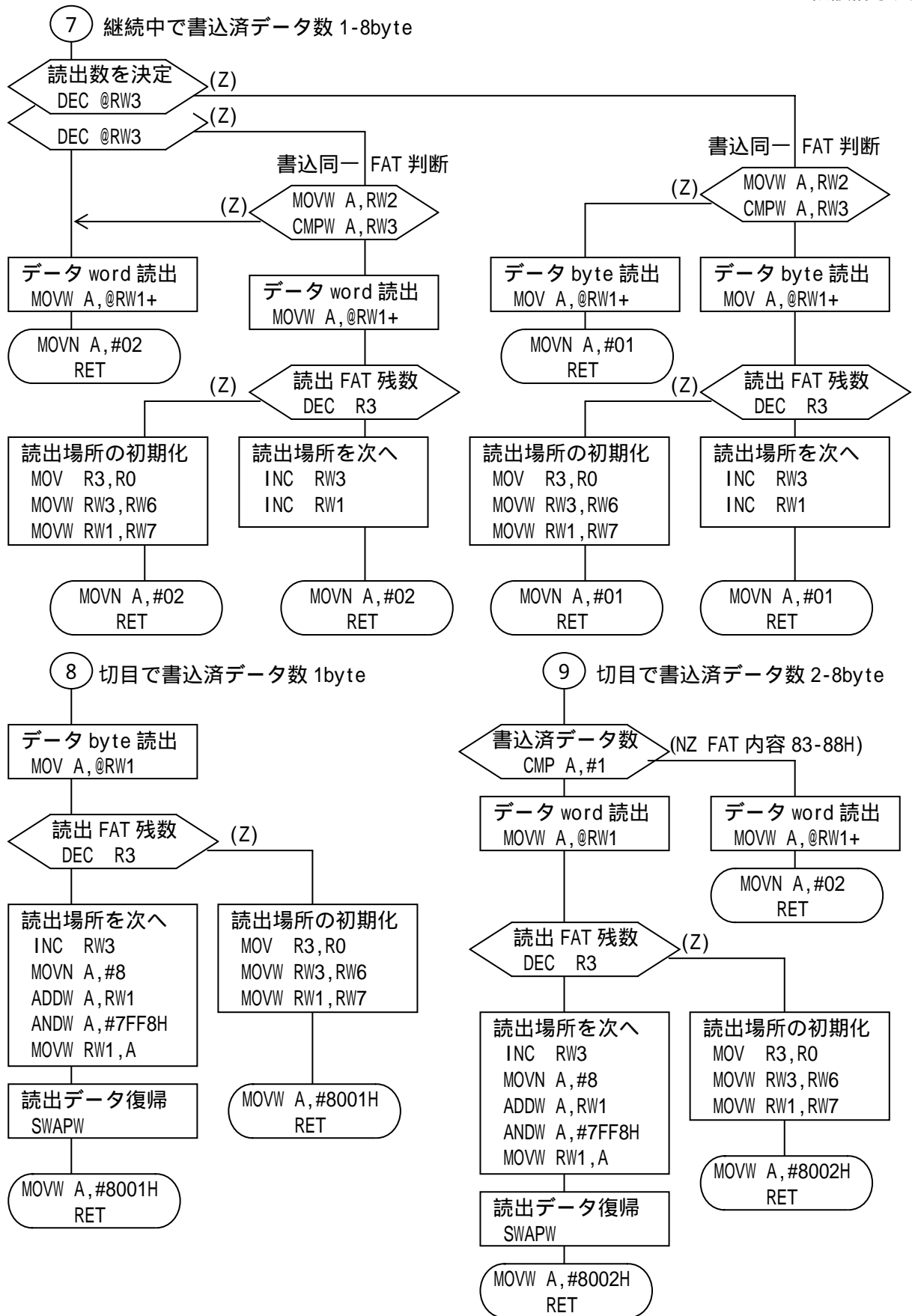




READ: ;エリアから読出し 一連の送受信データなどをエリアから読出す

Exit Nフラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(ALのデータ有効数)





BIOS を作成するフロー (2)

GETn: ;HEAD や GMES_n から一連の送信メッセージを取出

Exit N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)

PUTn: ;PMES_n に一連の受信メッセージを記入

Enter N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)

STOn: ;アプライアンスが GMEM_n に (HEAD に) 一連の送信メッセージを保管する

READn: ;アプライアンスが PMES_n に記入されたメッセージを利用する

上記の処理に用いるエリアやレジスタ

PMES: [アプライアンスへの受信メッセージを記入したメモリ] 16byte

メモリ番地の第4bit=0 03A0~03AF, 03C0~03CF, 0420~042F

GMES: HEAD: [アプライアンスの送信メッセージを保管しているメモリ] 16byte

メモリ番地の第4bit=1 0390~, 03B0~, 03D0~, 03F0~, 0410~, 0430~.

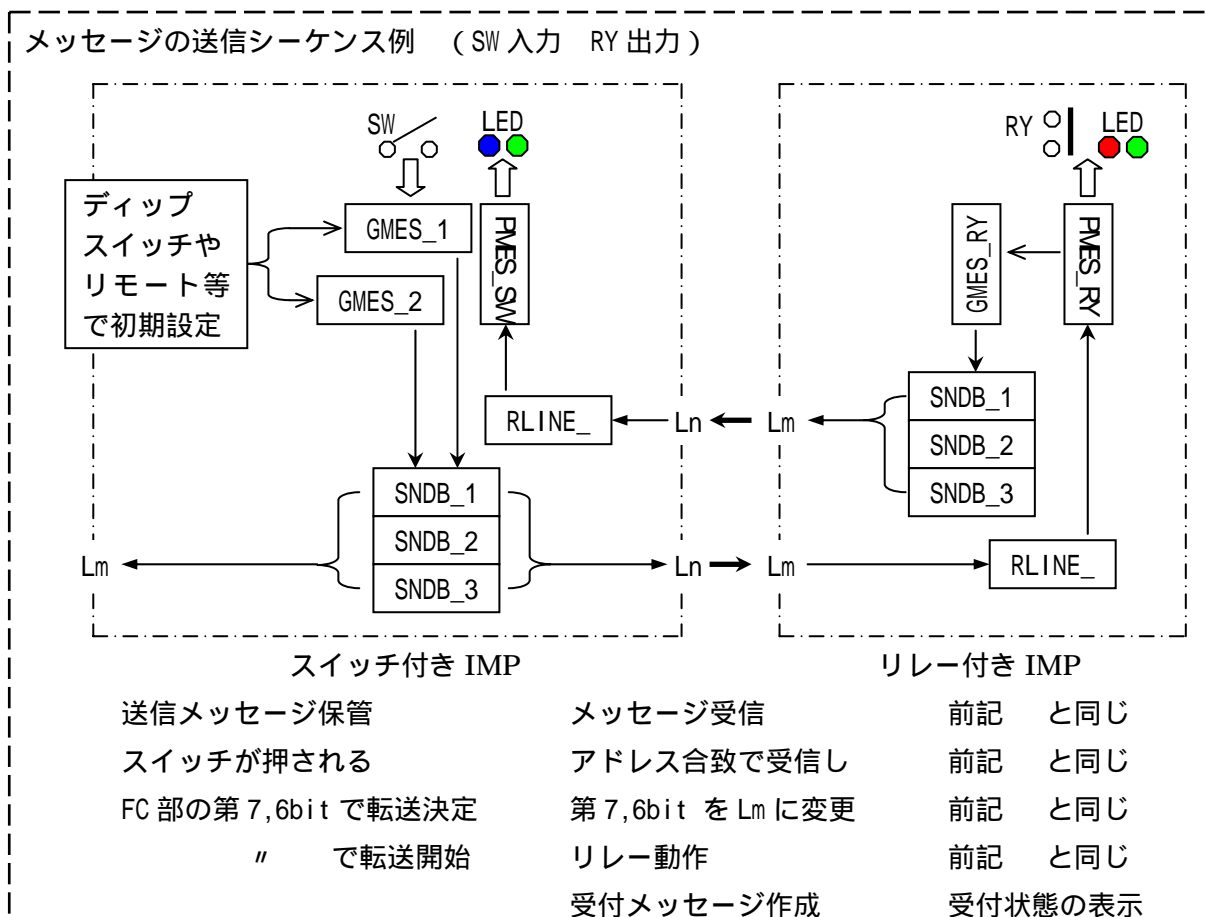
使用レジスタ RP=20(HEAD) RP=21,22(SW1) RP=23,24(SW2) RP=25(Relay)

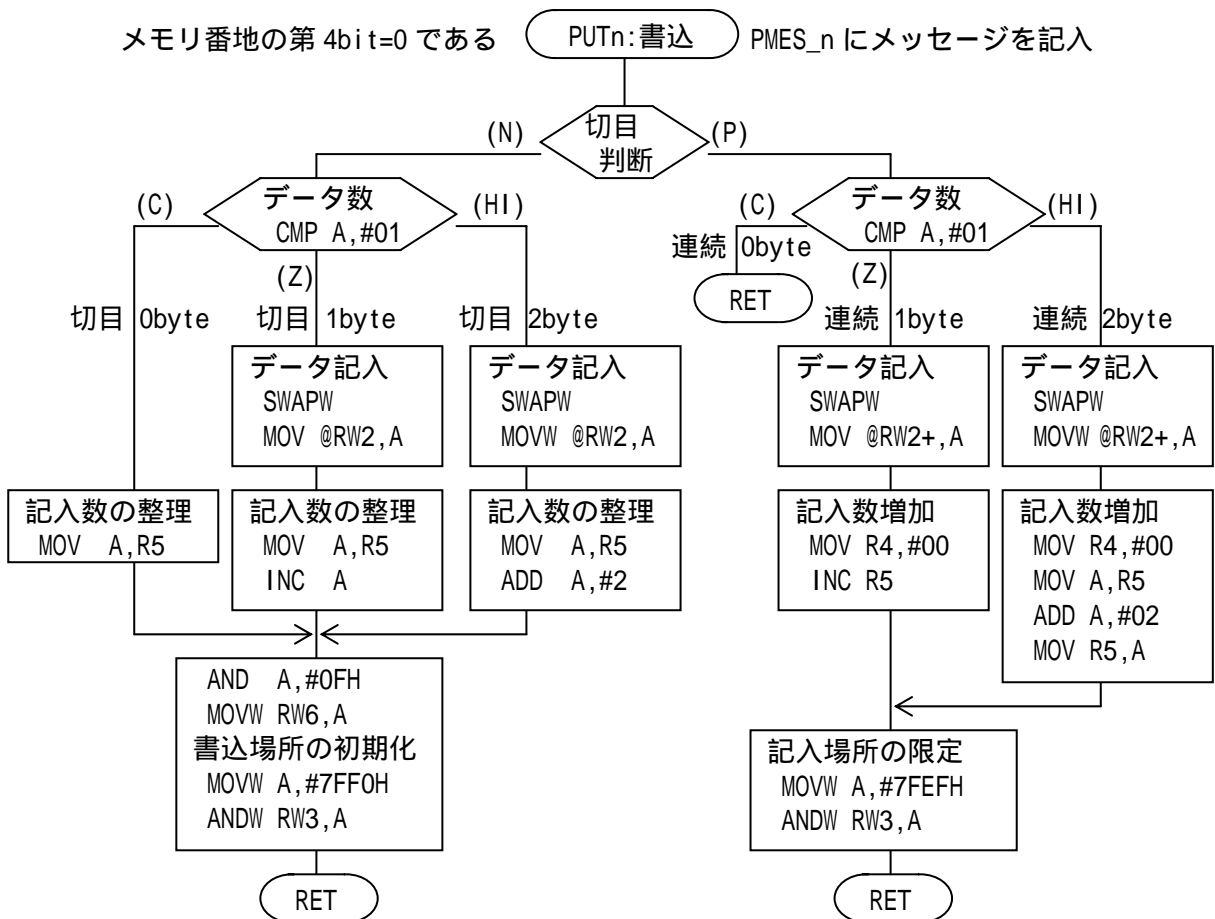
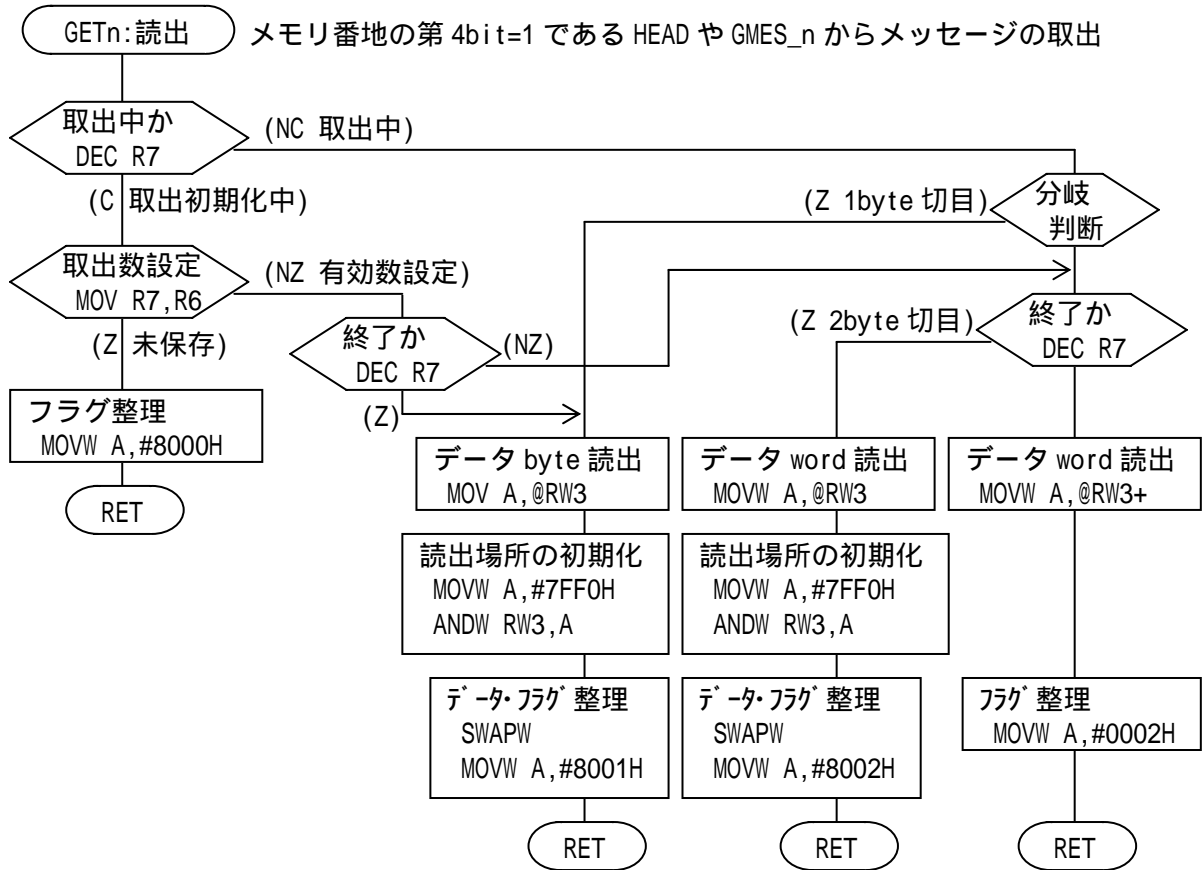
RW0 PMES 内容の利用番地 RW4=R1+R0 READn で使用するため確保

RW1 GMES への保管番地 RW5=R3+R2 STOn で使用するため確保

RW2 記入する PMES 番地 R5 PUTn 中のカウント数 R4 有効な PMES の byte 数

RW3 取り出す GMES 番地 R7 GETn 中のカウント数 R6 有効な GMES の byte 数





データを外部に送出するフロー


READ: ;エリアから読出し 一連の送受信データなどをエリアから読出す

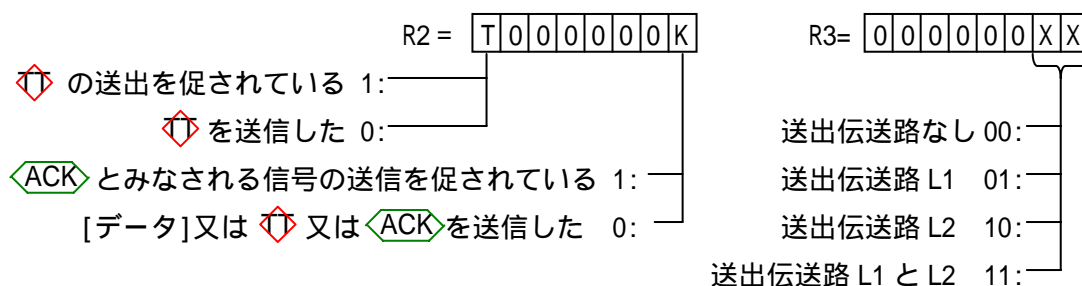
Exit N フラグ=1;切目 AH=データ AL=(切目;8000H 連続;0000H)+(データ有効数)

上記を呼出し、データを外部に送り出す。 RP=02, RP=05 を使う Main_loop 内での並列処理。












上記の処理に用いるエリアやレジスタ

使用レジスタ RP=02(伝送送出) RP=05(シリアル出力)

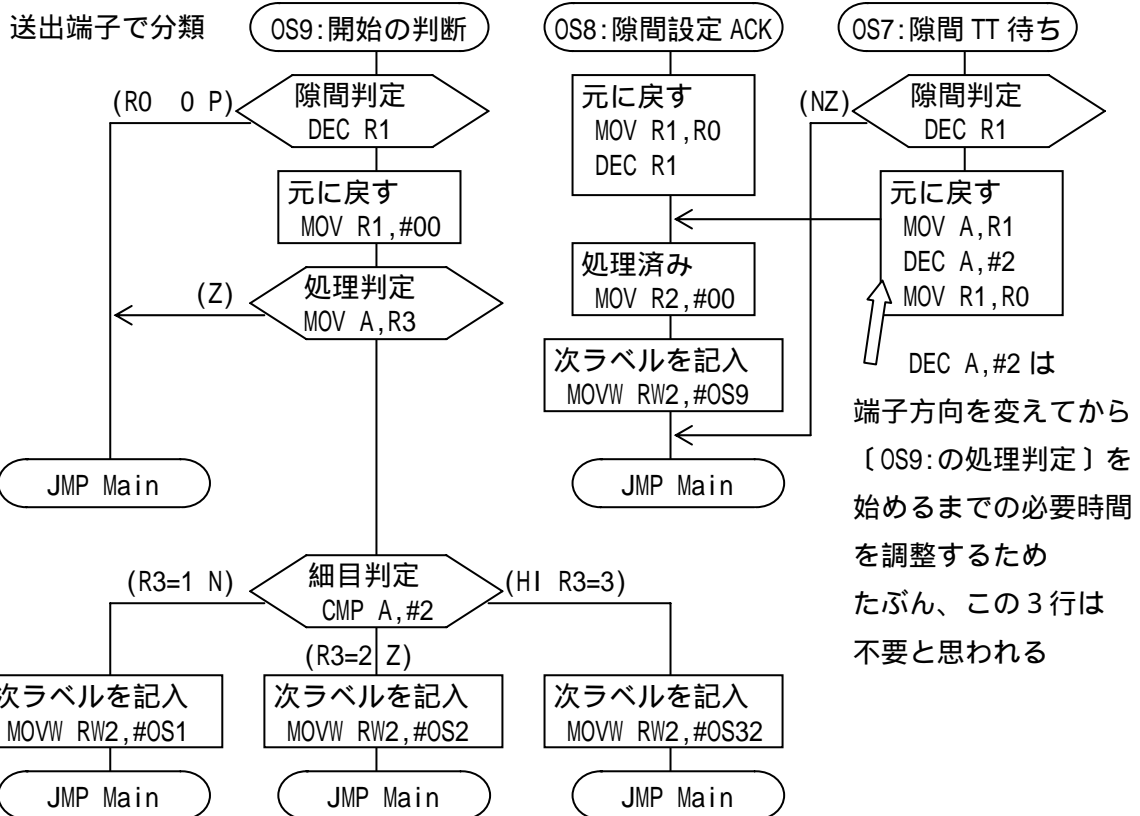
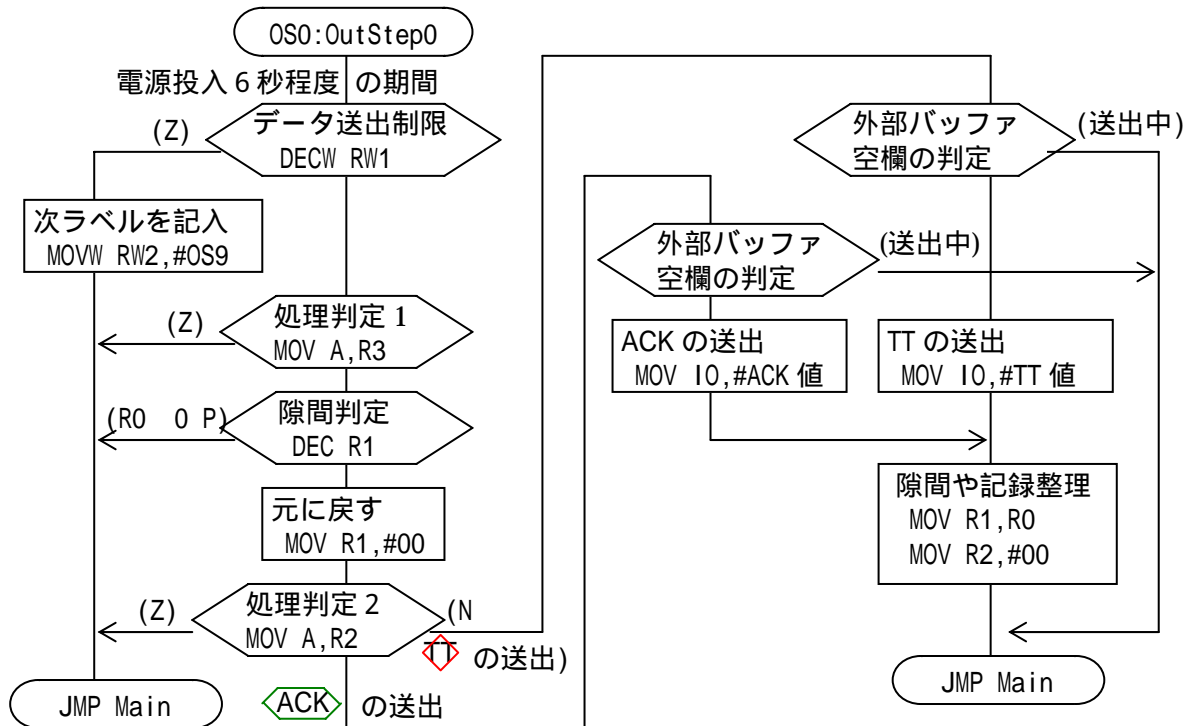
RW0 未使用	R1 切目検出カウント値	R0 切目検出カウント初期値
RW1 データ送信制限時間	R3 現在の送出伝送路	R2  の送出を促される
RW2 Program 先頭ラベル	RW6 AL の一時保管	(R4=データ有効数)
RW3 未使用	RW7 AH の一時保管	(R6=第1データ, R7=第2データ)



レジスタの判断と処理

- RW1 が 0 ならば[データ]を送出しない
- R3 が =0 ならば[データ]を送出しない
 - = 1 ならば (a) [転送エリア(FRWD)]が空になるまで送出
 - (b) [送信エリア(SNDB_1)]の一連データを 1 個だけ送出
 - (c)  の送出を促されていれば、送出後に R3=0 にする
 -  や  の送出を促されていないならば (a)に戻る
 - = 2 ならば (d) [転送エリア(FRWD)]が空になるまで送出
 - (e) [送信エリア(SNDB_2)]の一連データを 1 個だけ送出
 - (f)  の送出を促されていれば、送出後に R3=0 にする
 -  や  の送出を促されていないならば (d)に戻る
 - = 3 ならば (g) [送信エリア(SNDB_3)]の一連データを 1 個だけ送出
 - (f)  の送出を促されていれば、送出後に R3=0 にする
 -  や  の送出を促されていないならば (g)に戻る
- [一連データ]又は  又は  を送信した後、R1 R0、R2 の実行 bit 0 にする

伝送送出 (RP=03) のサブルーチンプログラムの構成 シリアル出力 (RP=05) の参考例



次の Program に処理が移った時、R1 レジスタ内容は 00H である。

